

UNITED STATES PATENT AND TRADEMARK OFFICE

VERIFICATION OF A TRANSLATION

I, Charles Edward SITCH BA,
Deputy Managing Director of RWS Group Ltd UK Translation Division, of Europa House,
Marsham Way, Gerrards Cross, Buckinghamshire, England hereby declare that:

My name and post office address are as stated below;

That the translator responsible for the attached translation is knowledgeable in the English language and in the Japanese language, and that, to the best of RWS Group Ltd knowledge and belief, the English translation of the marked portion of the attached Japanese document is true and complete.

I hereby declare that all statements made herein of my own knowledge are true and that all statements made on information and belief are believed to be true; and further that these statements were made with the knowledge that willful false statements and the like so made are punishable by fine or imprisonment, or both, under Section 1001 of Title 18 of the United States Code and that such willful false statements may jeopardize the validity of the application or any patent issued thereon.

Date: March 18, 2005

Signature :



For and on behalf of RWS Group Ltd

Post Office Address :

Europa House, Marsham Way,
Gerrards Cross, Buckinghamshire,
England.

<Regarding Reasons 2 and 3>

- Claims 1, 2, 17, 18
- Cited documents etc. 1
- Remarks

Cited document 1 (Please note ([0068] - [0075] and figures 12-17) discloses a structure in which a bypass capacitor 26 is connected between a power source/ground in part of a power source/ground pair line 67 which is a transmission line formed by laminating power source and ground wiring one over the other as the structure inside the LSI chip. Then, the configuration of a buried capacitor consisting of a pair of conductive layers 93, 94 is disclosed as the actual structure of the bypass capacitor 26.

It should be noted that in the inventions disclosed in cited document 1, it is considered that because the transistor is activated by the high frequency necessary for the configuration using the transmission line, the power source/ground pair line 67 must also, of course, use the bypass capacitor 26 as a line element.

<Regarding Reason 3>

- Claim 3
- Cited documents etc. 1
- Remarks

In the inventions disclosed in cited document 1, the actual degree to which the voltage fluctuation peak value of the DC power source voltage is controlled is

no more than a design matter that could be appropriately set by a person skilled in the art in accordance with the desired LSI characteristics. Then, although "regulating to 5% or less" is disclosed in the opening of the specification of the application, it is not shown how the distortion of the signal waves differs if the value exceeds or is less than 5%, and furthermore, no consideration is given to the critical significance at the numerical limit at which the voltage fluctuation peak value is simply set to "5% or less" in terms of the extent to which the signal waves may be distorted, because, for example, this also depends on the transistor characteristics.

- Claims 4, 19
- Cited documents etc. 1-4
- Remarks

Since cited documents 2-4 disclose noise filter and decoupling capacitor structures whose radio-frequency impedance is reduced by providing uneven surfaces, in the inventions disclosed in cited document 1, it is considered that using a bypass capacitor with an uneven surface to implement the desired characteristics could easily have been devised by a person skilled in the art.

- Claims 5, 8, 9, 11
- Cited documents etc. 1-4

• Remarks

The direction of transmission of the signals over the uneven surface and the uneven surface shape are no more than a design matter that could be appropriately devised by a person skilled in the art so as to be able to cut out the noise as desired.

• Claims 6, 7

• Cited documents etc. 1-5

• Remarks

Since an exemplary bypass capacitor structure formed on an unevenly-surfaced semiconductor chip which is on an electrode whose surface is also uneven is disclosed in cited document 5 (please note [0047] and figure 13) it is seen in the inventions disclosed in cited document 1 that adopting the structure disclosed in cited document 6 as the actual shape of the uneven surface is a system which a person skilled in the art could easily devise to obtain the desired capacitance value.

Then, the direction of transmission of the signals over the uneven surface and the uneven surface shape are no more than a design matter that could be appropriately devised by a person skilled in the art so as to be able to cut out the noise as desired.

• Claim 10

• Cited documents etc. 1, 3

- Remarks

Since cited document 3 discloses a structure in which the uneven surface shape has fine points, in the inventions disclosed in cited document 1, applying the structure disclosed in cited document 3 as the actual shape of the uneven surface is considered to be something which could easily be devised by a person skilled in the art to obtain the desired capacitance value.

- Claims 12-15, 24

- Cited documents etc. 1-6

- Remarks

Cited document 1 (please note figure 11 and the corresponding part of the specification) discloses a structure in which a flip-chip type bypass capacitor 26 is provided on the stacked pair wiring of the ground line 67 and the power source line 65 outside the LSI chip. Furthermore, cited document 6 (please note [0026] - [0033] and figure 4) discloses a structure which is divided into zones and provided with an EMI filter as EMI countermeasures. This being so, the matter of how to mount the inventions disclosed in cited documents 1-5 on a semiconductor chip, a read frame or a printed circuit board is no more than a design matter that could be appropriately devised by a person skilled in the art so as to obtain the desired effect of reducing the noise.

Thus the matter of what noise frequency reduction will respectively be carried out on the semiconductor chip, read component or printed circuit board is also no more than a design matter that could be appropriately set by a person skilled in the art.

- Claim 16
- Cited documents etc. 1-6
- Remarks

In cited document 2 (Please note [0032] - [0038]) it is disclosed that in order to make the characteristic impedance sufficiently low, the unit length capacitance is increased and the length in the longitudinal direction of the noise filter is set to at least $\frac{1}{4}$ of the longest wavelength in the frequency range for the required noise control. This being so, in the inventions disclosed in cited document 1, making a capacitor with the kind of length disclosed in cited document 2 so that it is possible to cut out noise at the required frequency is no more than a design matter that could be appropriately devised by a person skilled in the art.

List of Cited Documents etc.

1. Japanese Laid-Open Patent Application 2002-026272
2. Japanese Laid-Open Patent Application 2002-164760
3. Japanese Laid-Open Patent Application 2001-338836
4. Japanese Laid-Open Patent Application 2001-267751

5. Japanese Laid-Open Patent Application 2002-009244

6. Japanese Laid-Open Patent Application 2001-274314

拒絶理由通知書

特許出願の番号 特願2002-170840
起案日 平成16年 3月10日
特許庁審査官 渕 真悟 2933 4L00
特許出願人代理人 ▲柳▼川 信 様
適用条文 第29条第1項、第29条第2項、第36条

<<<< 最 後 >>>>

この出願は、次の理由によって拒絶をすべきものである。これについて意見があれば、この通知書の発Ⓜの日から60日以内に意見書を提出して下さい。

理 由

1. この出願は、特許請求の範囲の記載が下記の点で、特許法第36条第6項第2号に規定する要件を満たしていない。
2. この出願の下記の請求項に係る発明は、その出願前に日本国内又は外国において、頒布された下記の刊行物に記載された発明又は電気通信回線を通じて公衆に利用可能となった発明であるから、特許法第29条第1項第3号に該当し、特許を受けることができない。
3. この出願の下記の請求項に係る発明は、その出願前日本国内又は外国において頒布された下記の刊行物に記載された発明又は電気通信回線を通じて公衆に利用可能となった発明に基いて、その出願前にその発明の属する技術の分野における通常の知識を有する者が容易に発明をすることができたものであるから、特許法第29条第2項の規定により特許を受けることができない。

記 (引用文献等については引用文献等一覧参照)

<理由1について>

- ・請求項 5、7
- ・備考

請求項5、7の「ほぼ直交する」、「ほぼ同一である」という記載について、「ほぼ」が、具体的にどの程度の範囲を含むのか不明瞭である。

- ・請求項 9

・備考

(1) 「線路素子のどの地点でみても単位長あたりの容量と線路長がほぼ同一である」という記載について、「単位長あたりの容量」と「線路長」とが同一であるという技術的意味が不明瞭である。(容量の単位と長さの単位は異なるのに、なぜ、同じとなるのか?また、上記記載の補正の根拠が不明瞭である点にも注意されたい。)

(2) 「ほぼ同一である」という記載について、「ほぼ」が、具体的にどの程度の範囲を含むのか不明瞭である。

・請求項 1 1

・備考

請求項 1 1 が引用する請求項 1 0 は請求項 8 を引用するから、結局、請求項 1 1 は請求項 8 を引用しているものと認められる。そして、請求項 8 には、凹凸部が信号の伝送方向(以下、「A方向」とする。)と、信号の伝送方向と直交する方向(以下、「B方向」とする)の両方に形成されることが記載されている。

そうすると、請求項 8 に記載された信号の伝送方向よりも 90 度ずれた方向というのは、請求項 8 の「B方向」に一致するものと認められる。その場合、請求項 8 を引用する以上、請求項 1 1 に係る発明の凹凸部は B 方向と A 方向の両方に形成されることになるから、「物」の構造としては、請求項 8 と請求項 1 1 との間に、どのような差異が存在するのか不明瞭である。

・請求項 1 2 ～ 1 5、2 4、2 5

・備考

請求項 1 ～ 1 1、1 7、1 8 に係る発明では、線路素子の対向配線構造はオンチップに形成されている(この点については、出願人が意見書においても強く主張している。)ものと認められる。一方、請求項 1 2 ～ 1 5、2 4、2 5 に係る発明では、線路素子の対向配線構造がオンチップではなく、パッケージリードフレーム、プリント基板に形成されることも記載されている。

したがって、オンチップに形成されたものではないパッケージリードフレームやプリント基板に形成された線路素子の対向配線構造に関する請求項 1 ～ 1 1、1 7、1 8 に係る発明が、オンチップに形成した線路素子の対向配線構造である請求項 1 ～ 1 1、1 7、1 8 に係る発明を、何故引用できるのか不明瞭である。

・請求項 1 3

・備考

「1桁程度低い周波数」の記載について、「程度」が、具体的にどの程度の範囲を含むのか不明瞭である。

・請求項 1 6

・備考

請求項16が請求項12～15を引用する場合、上記請求項12～15に関する記載と同趣旨である。

<理由2、3について>

・請求項 1、2、17、18

・引用文献等 1

・備考

引用文献1（【0068】～【0075】、第12～17図に注意されたい。）には、LSIチップ内の構造として、電源とグラウンドの配線が上下に積層されて形成された、伝送線路である電源／グラウンドペア線67の一部に、電源／グラウンド間にバイパスコンデンサ26を接続した構造が記載されている。そして、バイパスコンデンサ26の具体的構造として、一对の導電体層93、94からなる埋め込みキャパシタを構成することが記載されている。

なお、引用文献1に記載された発明では、電源／グラウンドペア線67は伝送線路で構成する必要があるくらいの高周波でトランジスタが動作しているから、バイパスコンデンサ26も、当然、線路素子として捉えなければならないものと認められる。

<理由3について>

・請求項 3

・引用文献等 1

・備考

引用文献1に記載された発明において、具体的に電圧変動尖頭値を、直流電源電圧のどの程度に抑えるかは、所望のLSI特性に応じて、当業者が適宜設定する設計的事項に過ぎない。そして、出願当初明細書には、「5%以下に抑える」ということが記載されているものの、5%よりも大きい場合と小さい場合とで、どのように信号波の歪みが異なるかは示しておらず、また、信号波の歪みがどの程度まで許容できるかは、例えばトランジスタの特性にも依存するから、単に電圧変動尖頭値を「5%以下」とする数値限定に臨界的意義は認められない。

・請求項 4、19

・引用文献等 1～4

・備考

引用文献2～4には、凹凸をつけることによって、高周波でのインピーダンスを小さくしたノイズフィルタやデカップリングコンデンサの構造が記載されているから、引用文献1に記載された発明において、所望の特性を実現するために、凹凸を設けたバイパスコンデンサとすることは、当業者が容易に想到し得るものと認められる。

・請求項 5、8、9、11

・引用文献等 1～4

・備考

凹凸に対する信号の伝送方向や、凹凸形状は、所望のノイズ除去が可能となるように、当業者が適宜設定し得る設計的事項に過ぎない。

・請求項 6、7

・引用文献等 1～5

備考

引用文献5（【0047】、第13図に注意されたい。）には、凹凸を有する電極にさらに凹凸を設けた、半導体チップ上に形成されたバイパスコンデンサの構造例が記載されているから、引用文献1に記載された発明において、凹凸の具体的形状として、引用文献6に記載された構造を採用することは、所望の容量値を得るために、当業者が容易に想到し得るものと認められる。

そして、凹凸に対する信号の伝送方向や、凹凸形状は、所望のノイズ除去が可能となるように、当業者が適宜設定し得る設計的事項に過ぎない。

・請求項 10

・引用文献等 1、3

・備考

引用文献3には、凹凸の形状として先が細い構造が記載されているから、引用文献1に記載された発明において、凹凸の具体的形状として、引用文献3に記載された構造を採用することは、所望の容量値を得るために、当業者が容易に想到し得るものと認められる。

・請求項 12～15、24

・引用文献等 1～6

・備考

引用文献1（第11図及びその説明箇所に注意されたい。）には、LSIチップ外の電源線65とグランド線67のスタックドペア配線に上に、フリップチップ型のバイパスコンデンサ26を設ける構造が記載されている。また、引用文献6（【0026】～【0033】、第4図に注意されたい。）には、EMI対策として、ゾーンに分割してEMIフィルタを設ける構造が記載されている。そうすると、引用文献1～5に記載された発明を、半導体チップや、リードフレーム、プリント基板上にどのように設けるかは、所望のノイズ削減効果が得られるように、当業者が適宜設定しうる設計的事項に過ぎない。

そして、半導体チップ、リード部、プリント基板上において、それぞれどのよ

うな周波数のノイズ削減をおこなうかも、当業者が適宜設定しうる設計的事項に過ぎない。

- ・請求項 1 6
- ・引用文献等 1～6
- ・備考

引用文献2（【0032】～【0038】に注意されたい。）には、特性インピーダンスを十分小さいものとするために、単位長さ当たりの静電容量を大きくし、ノイズフィルタの長辺方向の長さを、要求されるノイズ規制の周波数範囲で、最も波長が長くなる波長の1/4以上とすることが記載されている。そうすると、引用文献1に記載された発明において、必要な周波数のノイズ除去が可能となるように、引用文献2に記載されているようなコンデンサの長さとする事は、当業者が適宜設定しうる設計的事項に過ぎない。

この拒絶理由通知書中で指摘した請求項以外の請求項に係る発明については、現時点では、拒絶の理由を発見しない。拒絶の理由が新たに発見された場合には拒絶の理由が通知される。

引 用 文 献 等 一 覧

- ✓ 1. 特開2002-026272号公報
- 2. 特開2002-164760号公報
- 3. 特開2001-338836号公報
- 4. 特開2001-267751号公報
- 5. 特開2002-009244号公報
- 6. 特開2001-274314号公報

最後の拒絶理由通知とする理由

1. 最初の拒絶理由通知に対する応答時の補正によって通知することが必要になった拒絶の理由のみを通知する拒絶理由通知である。

この拒絶理由通知の内容に関するお問い合わせ(例:引用文献の番号違い等)、または技術説明等の面接の御希望がございましたら下記までご連絡下さい。

特許審査第三部 半導体集積回路

審査官 瀧 真悟

TEL. 03(3581)1101 内線3496

FAX. 03(3501)0673